

インテル® Agilex™ FPGA

データ中心の世界に対応する機敏性と柔軟性

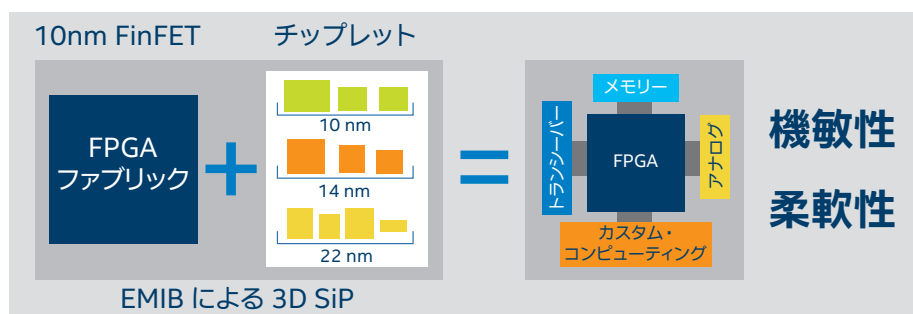
最大

40%の
パフォーマンス向上^{1,3,t}

40%の
消費電力削減^{1,3,t}

40 TFLOPS^{2,3,t}

インテル® Agilex™ FPGA ファミリーは、インテルの 10nm プロセス・テクノロジー、インテル独自のエンベデッド・マルチダイ・インターコネクト・ブリッジ (EMIB) による 3D ヘテロジニアス・システムインパッケージ (SiP) インテグレーション、および革新的なチップレット・ベースのアーキテクチャーにより、さまざまなアプリケーションに対して接続性のカスタマイズやアクセラレーションを実現します。



データの処理
データの転送
データの格納

新しいアーキテクチャーによって、トランシーバー、プロセッサ・インターフェイス、最適化した I/O、カスタム・コンピューティング、インテル® eASIC™ デバイス、その他の数多くの機能を、専用タイルとして FPGA ファブリックに接続し、各アプリケーションに対して独自に最適化したソリューションを構築できます。

エッジからネットワーク全体を通じてクラウドまで、データが爆発的に増加した結果、データの処理、転送、格納を行う製品における柔軟性と機敏性のニーズが高まっています。分析の進歩により、ハードウェア・システムは、進化する標準規格への適応、多様なワークロードのサポート、複数の機能の統合の必要に迫られています。

市場が必要とするカスタマイズ

エッジ

リアルタイムに
処理された
情報の提供

ネットワーク

広帯域幅
アグリゲーションと
処理

データセンター

膨大な
データ処理と
整理、管理

F シリーズ

幅広いアプリケーションに対応

最大 58G トランシーバー
PCIe* Gen4
DDR4 SDRAM
クアドコア Arm* Cortex*-A53 SoC オプション

I シリーズ

高性能プロセッサ・インターフェイスと
広帯域幅を必要とする
アプリケーションに対応

最大 112G トランシーバー
PCIe* Gen5
DDR4 SDRAM
クアドコア Arm* Cortex*-A53 SoC
インテル® Xeon® スケーラブル・プロセッサへの Compute Express Link (CXL) オプション

M シリーズ

演算負荷の高いアプリケーションに対応

最大 112G トランシーバー
PCIe* Gen5
DDR5、インテル® Optane™ DC パーシステント・メモリのサポート
クアドコア Arm* Cortex*-A53 SoC
インテル® Xeon® スケーラブル・プロセッサへの Compute Express Link (CXL) オプション
HBM オプション

インテル® Agilex™ FPGA – 主な特性

主な特性	
Compute Express Link (CXL)	インテル® Xeon® スケーラブル・プロセッサとのキャッシュ/メモリ・コヒーレント・インターコネクトを備えた初の FPGA で、CPU と FPGA の間を低レイテンシーかつ効率的に高速接続
トランシーバー・データ・レート	データ負荷の高いアプリケーションに対して最大 112 Gbps のデータレートをサポートし、ネットワーク・アプリケーションに対してハード化されたメディア・アクセス・コントロール (MAC)、フィジカル・コーディング・サブレイヤー (PCS)、順方向エラー訂正 (FEC) を最大 400 Gbps イーサネット (GbE) までサポート
ハード PCI Express* (PCIe*) Gen5 のサポート	PCIe* Gen4 インターフェイスに比べて2倍の帯域幅により、データ・スループットを向上†
第2世代インテル® Hyperflex™ FPGA アーキテクチャー	デザイン的大幅な最適化により、インテル® Stratix® 10 FPGA に比べて最大 40% のパフォーマンス向上、または最大 40% の総消費電力削減を実現可能†
DSP イノベーション	ハード化した BFLOAT16 と最大 40 TFLOPS ² のデジタル信号処理 (DSP) 性能 (FP16) で消費電力当たりの性能を向上
高度なメモリのサポート	DDR5、高帯域幅メモリ (HBM)、インテル® Optane™ DC パーシステント・メモリのサポートする業界唯一の FPGA
インテル® eASIC™ デバイス	再利用可能な Intellectual Property (IP) コアによるストラクチャード ASIC ソリューションにより、コストと消費電力を削減しながら拡張を実現し、カスタムロジックを一気通貫で提供

詳細情報

- インテル® Agilex™ FPGA ホームページ: <http://www.intel.co.jp/agilex/>
- インテル® Agilex™ FPGA アーキテクチャーのホワイトペーパー: <http://www.intel.co.jp/agilex-wp/>
- Compute Express Link: <http://www.computeexpresslink.org/> (英語)
- 詳細はインテルの営業担当者にお問い合わせください。



¹ インテル® Stratix® 10 FPGA との比較

² FP16 コンフィグレーション

³ 現在の推定値に基づく。

† テストは、特定システムでの特定テストにおけるコンポーネントのパフォーマンスを測定しています。ハードウェア、ソフトウェア、システム構成などの違いにより、実際の性能は掲載された性能テストや評価とは異なる場合があります。購入を検討される場合は、ほかの情報も参考にして、パフォーマンスを総合的に評価することをお勧めします。性能やベンチマーク結果について、さらに詳しい情報を知りたい場合は、<http://www.intel.com/benchmarks/> (英語) を参照してください。

ここに記載されているすべての情報は、予告なく変更されることがあります。インテルの最新の製品仕様およびロードマップをご希望の方は、インテルの担当者までお問い合わせください。

インテル® テクノロジーの機能と利点はシステム構成、ハードウェア、ソフトウェア、サービスによって異なります。絶対的なセキュリティを提供できるコンピューター・システムはありません。詳細については、<http://www.intel.co.jp/> を参照してください。

Intel, インテル, Intel ロゴ, Xeon, eASIC, Hyperflex, Intel Agilex, Intel Optane, Stratix は、アメリカ合衆国および/またはその他の国における Intel Corporation またはその子会社の商標です。

* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

©2019 Intel Corporation. 無断での引用、転載を禁じます。