

SoC FPGA 主存储器性能

引言

如果只粗略的看一下存储器规范，还不能很好的理解它在基于 SoC FPGA 的系统中是怎样工作的。重要的是了解所测量的存储器性能，不仅仅是保证效率的总线规范，而且还有性能、运行和功耗优点等。

这一体系结构摘录介绍为设计项目选择 SoC FPGA 时应该考虑的存储器性能。

www.altera.com.cn/socarchitecture 的在线视频“系统性能：您的存储控制器有多智能？”重点介绍了本体系结构摘要中的关键内容。

顶层规范

当选择 SoC FPGA 时，一般会假设决定系统存储器性能的决定因素是存储器总线速度(参见表 1)。

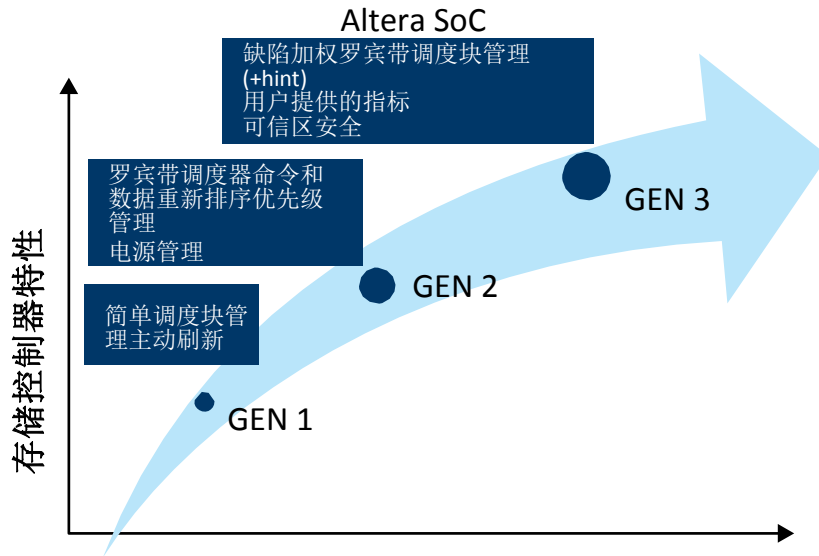
表 1: 外部存储控制器支持对比

功能/特性	Altera SoC FPGA	供应商 B	供应商 C
为处理器系统提供的增强外部存储器控制器	是	是	是
支持的最大地址空间	4G	1G	4G
支持的存储器类型	LPDDR2、 DDR2、	LPDDR2、 DDR2、	LPDDR、DDR2、DDR3
数据宽度配置模式	x8 x16 x16+ECC x32 x32+ECC	x16 x16+ECC x32	x8 x8+ECC x16 x16+ECC x32 x32+ECC
集成 ECC 支持	16 位, 32 位	16 位	8 位, 16 位, 32 位
外部存储器总线最大频率	400 MHz (Cyclone V SoC), 533 MHz (Arria V SoC)	533MHz	333 MHz

存储控制器智能化

但是，实现存储器智能化传递的其他因素包括优先级、调度和处理，这对存储器总体性能有显著影响。Altera SoC FPGA利用了Altera的第二代存储控制器技术，包括了调度、块管理、命令和数据重新排序等高级特性。

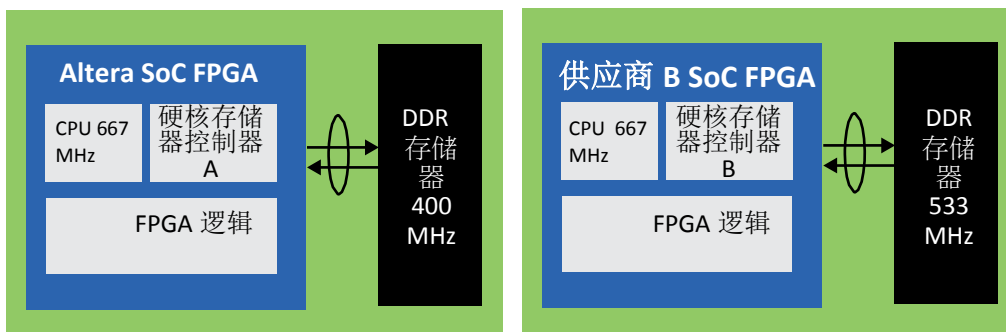
图 1: Altera 存储控制器智能化



存储器性能案例研究：Lmbench

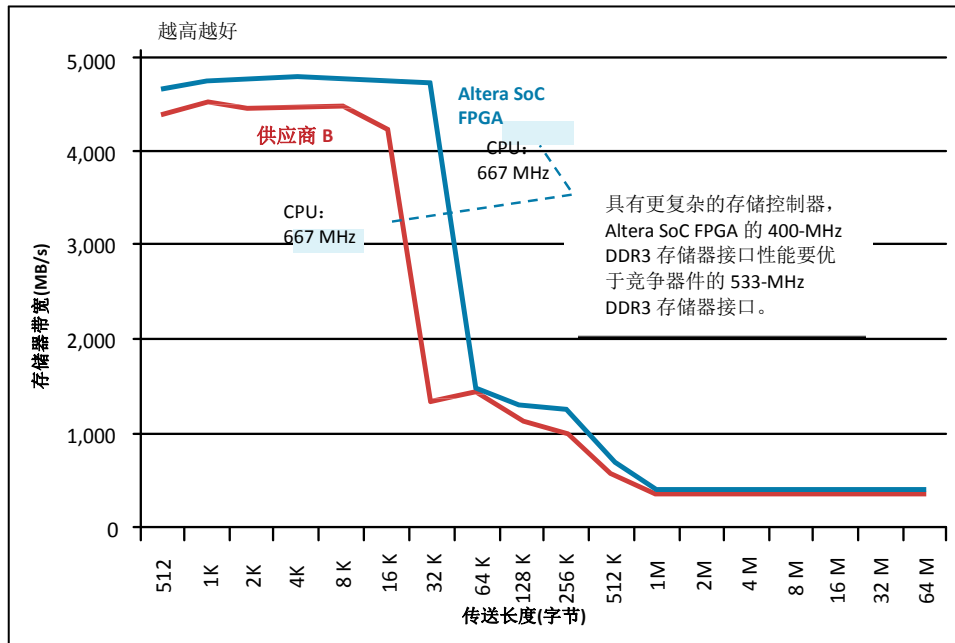
为说明存储控制器智能化对系统存储器性能的影响，考虑具有不同存储器总线速度的两款 SoC FPGA 器件(如图 2 所示)。左侧是 Altera Cyclone V SoC FPGA；右侧是“供应商 B”的 SoC FPGA。它们都有一个双核 ARM Cortex A9 处理器，运行频率都是 667 MHz。但是，一个器件使用了速度是 400 MHz 的外部存储器，而另一个使用了运行速度是 533 MHz 的外部存储器。您认为哪个的系统存储器性能会更好一些？表面上，一般会认为具有 533 MHz 存储器的系统性能会高出 33%。但是，存储控制器体系结构的进步产生了明显不同的结果。

图 2: SoC FPGA 存储器性能对比



对于名为 LMBench 的系统性能基准测试，这是业界知名的标准测试(www.bitmover.com/lmbench)，适用于检查存储器系统性能，帮助衡量并对比结果。LMBench (版本 3)包括了几种不同的读/写测试情形。部分读/写情形的结果显示在图3中，读/写操作最能说明典型嵌入式系统的传送特性。

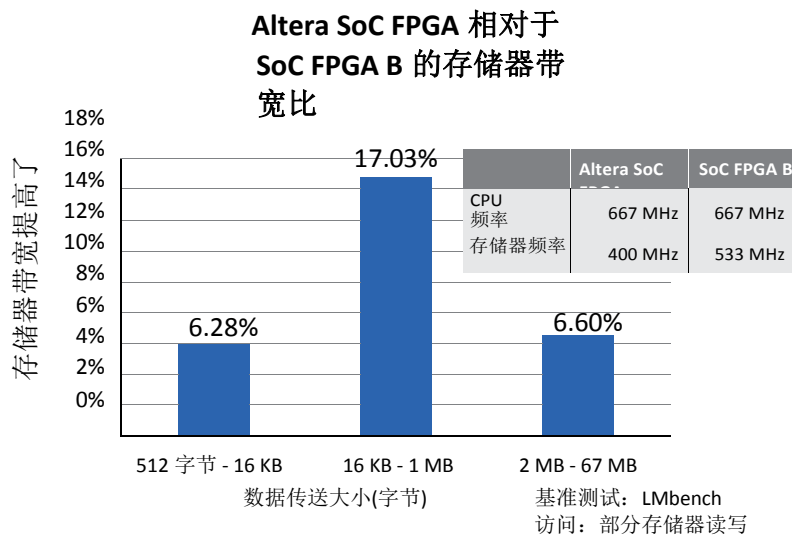
图 3: LMBench 部分读/写存储器带宽测试，演示了高级控制器的优点



纵轴显示了存储器带宽，而横轴是数据传输长度。(对于存储器带宽，越高越好。)曲线可以分成三级，数据从 L1 高速缓存(32KB 数据 + 32KB 指令)传送到 L2 高速缓存(512KB 共享)，然后传送到外部存储器。注意到 Altera SoC FPGA 在 L1 和 L2 高速缓存区要明显优于供应商 B SoC FPGA。正如前面所讨论的，人们可能认为传送到外部存储器时(曲线上 >512 KB)，供应商 B 解决方案要优于 Altera SoC FPGA，这是因为 SoC FPGA B 有 533 MHz 外部总线，而 Altera Cyclone V SoC FPGA 是 400 MHz 存储器总线。但是，并非如此，Altera SoC FPGA 性能差不多甚至更好，即使是访问 1MB 以上数据传送长度的主存储器。这些结果是因为 Altera SoC FPGA 的 L1/L2 高速缓存结构和外部存储控制器智能化特性。

把数据分组成小(512 字节至 16 KB)，中等(16KB 至 1MB)和大规模(>2MB)数据传送长度，如图 4 所示，有助于对曲线三种不同区域进行数值分析。

图 4: LMBench 存储器带宽的不同，以数据传送容量进行分组



在对所有小规模、中等规模和大规模存储器的访问中，具有高效高速缓存结构和高级存储器控制器的 SoC FPGA——Altera SoC FPGA 虽然外部存储器总线工作频率稍低一些，但存储器带宽高出 17%。

这些结果表明，对比 SoC FPGA 时，最重要的是检查待测的存储器系统性能，而不仅仅是存储器总线规范。存储控制器算法使用缺陷权重罗宾带等复杂算法，管理会话优先级、对命令和数据重新排序、调度未完成的会话，从而提高了存储器带宽。通过软件定制存储器控制器，以很好的满足系统定制数据指标，设置优先级，分配端口或者会话通道，甚至共享它们之间的带宽，从而进一步提高了性能。

结论

主存储器选择是体系结构非常重要的另一个例子。目前的存储控制器可以使用复杂算法来提高系统存储器效率。优异的存储控制器不仅提高了系统存储器带宽，而且在同样的吞吐率下，支持以较低的频率运行存储器；从而降低了系统功耗，对整个系统设计都有益。

需要了解详细信息？

关于 Altera SoC FPGA 体系结构和 LMBench 性能结果的深入分析，请参考 EE 杂志研讨：[体系结构的重要性：深入了解 SoC FPGA 的三种体系结构](#)。

关于 Altera Cyclone V SoC FPGA 存储控制器体系结构和设置的详细信息，请参考 [Cyclone V 器件手册第 3 卷硬核处理器系统技术参考手册](#) 的 SDRAM 控制器部分。

Altera 香港总部
香港九龙观塘观塘道
388 号创纪之城 1
期 1 座 9 楼 11-18
室
电话：(852) 2945
7000

Altera 上海代表处
上海市浦东新
区碧波路 888
号
畅星大楼 301 室
邮编：201203
电话：(86-21) 6146 1700

Altera 北京代表处
北京市海淀区丹棱街 3 号
中国电子大厦 B 座 709-
710 室
邮编：100080
电话：(86-10) 6260 8900

Altera 深圳代表处
深圳市南山区蛇口太子路 1
号
新时代广场第 27 层 F-
J 室
邮编：518067
电话：(86-755) 2680 6200



版权 © 2014 Altera 公司。保留所有权利。Altera、程式化 Altera 标识、专用器件名称和其他被认为是专有商标或服务标记的字词和标识，除非特别声明，均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或服务名称的所有权属于其各自持有人。Altera 产品受到美国和国外专利以及待批复应用、模板工作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致，但是保留对产品和服务在没有事先通知时的升级变更权利。除非与 Altera 公司的书面条款完全一致，否则 Altera 不承担由此处所述信息、产品或服务导致的责任。Altera 建议客户在决定购买产品或服务，以及确信任何公开信息之前，阅读 Altera 最新版的器件规范说明。2014 年 11 月 SS-01243